Politechnika Krakowska im. Tadeusza Kościuszki

Karta przedmiotu

obowiązuje studentów rozpoczynających studia w roku akademickim 2017/2018

Wydział Fizyki, Matematyki i Informatyki

Kierunek studiów: Informatyka

Profil: Ogólnoakademicki

Forma sudiów: stacjonarne

Kod kierunku: I

Stopień studiów: I

Specjalności: Brak specjalności

1 Informacje o przedmiocie

Nazwa przedmiotu	Systemy czasu rzeczywistego
Nazwa przedmiotu w języku angielskim	Real time systems
Kod przedmiotu	WFMiI I oIS D2 17/18
Kategoria przedmiotu	Przedmioty specjalnościowe
Liczba punktów ECTS	5.00
Semestry	6

2 Rodzaj zajęć, liczba godzin w planie studiów

Semestr	Wykład	Ćwiczenia	Laboratorium	Laboratorium komputerowe	Seminarium	Projekt
6	30	0	30	0	0	0

3 Cele przedmiotu

Cel 1 Cel wykładu: nauka projektowania i programowania systemów czasu rzeczywistego (RTS).

Cel 2 Poznanie systemów operacyjnych czasu rzeczywistego.

Cel 3 Programowanie układów FPGA

4 Wymagania wstępne w zakresie wiedzy, umiejętności i innych kompetencji

1 Słuchacze powinni znać architektury i programowanie mikroprocesorów i mikrokontrolerów oraz systemów wbudowanych.

5 Efekty kształcenia

EK1 Wiedza Zna formalne metody testowania poprawności systemów czasu rzeczywistego

EK2 Wiedza Zna architekturę FPGA i potrafi opisać układ cyfrowy w języku VHDL

EK3 Umiejętności Potrafi zaprojektować aplikację współbieżną działającą w systemie operacyjnym czasu rzeczywistego.

EK4 Umiejętności Potrafi zaimplementować w języku VHDL układ cyfrowy.

6 Treści programowe

Wykład		
Lp	Tematyka zajęć Opis szczegółowy bloków tematycznych	Liczba godzin
W1	Model systemów czasu rzeczywistego. Procesy periodyczne, sporadyczne, aperiodyczne. Algorytmy planowania zadań w systemach czasu rzeczywistego. Warunki planowalności zadań. Protokoły dostępu do zasobów współdzielonych w systemach czasu rzeczywistego. Obsługa zadań aperiodycznych i sporadycznych. Planowanie zadań czasu rzeczywistego w systemach rozproszonych. Komunikacja w reżimie czasu rzeczywistego. Systemy operacyjne czasu rzeczywistego.	30

Laboratorium		
Lp	Tematyka zajęć Opis szczegółowy bloków tematycznych	Liczba godzin
L1	Programowanie aplikacji w systemach operacyjnych czasu rzeczywistego (QNX). Programowanie układów FPGA.	30

7 Narzędzia dydaktyczne

N1 Wykłady

N2 Ćwiczenia laboratoryjne

N3 Konsultacje

8 Obciążenie pracą studenta

Forma aktywności	Średnia liczba godzin na zrealizowanie aktywności
Godziny kontaktowe z nauczycielem akademickim, w tym:	
Godziny wynikające z planu studiów	60
Konsultacje przedmiotowe	4
Egzaminy i zaliczenia w sesji	6
Godziny bez udziału nauczyciela akademickiego wynikające z nakładu pracy studenta, w tym:	
Przygotowanie się do zajęć, w tym studiowanie zalecanej literatury	40
Opracowanie wyników	30
Przygotowanie raportu, projektu, prezentacji, dyskusji	10
Sumaryczna liczba godzin dla przedmiotu wynikająca z całego nakładu pracy studenta	**150**
Sumaryczna liczba punktów ECTS dla przedmiotu	5.00

9 Sposoby oceny

Ocena formująca

F1 Sprawozdanie z ćwiczenia laboratoryjnego

F2 Kolokwium

Ocena podsumowująca

P1 Egzamin praktyczny

Warunki zaliczenia przedmiotu

W1 Uzyskanie pozytywnej oceny podsumowujacej

Kryteria oceny

Efekt kształcenia 1	
Na ocenę 3.0	Zna w stopniu dostatecznym formalne metody testowania poprawności systemów czasu rzeczywistego
Na ocenę 4.0	Zna w stopniu dobrym formalne metody testowania poprawności systemów czasu rzeczywistego

Na ocenę 5.0	Zna w stopniu bardzo dobrym formalne metody testowania poprawności systemów czasu rzeczywistego
Efekt kształcenia 2	
Na ocenę 3.0	Zna w stopniu dostatecznym architekturę FPGA i potrafi opisać układ cyfrowy w języku VHDL.
Na ocenę 4.0	Zna w stopniu dobrym architekturę FPGA i potrafi opisać układ cyfrowy w języku VHDL.
Na ocenę 5.0	Zna w stopniu bardzo dobrym architekturę FPGA i potrafi opisać układ cyfrowy w języku VHDL.
Efekt kształcenia 3	
Na ocenę 3.0	Potrafi w stopniu dostatecznym zaprojektować aplikację współbieżną działającą w systemie operacyjnym czasu rzeczywistego.
Na ocenę 4.0	Potrafi w stopniu dobrym zaprojektować aplikację współbieżną działającą w systemie operacyjnym czasu rzeczywistego.
Na ocenę 5.0	Potrafi w stopniu bardzo dobrym zaprojektować aplikację współbieżną działającą w systemie operacyjnym czasu rzeczywistego.
Efekt kształcenia 4	
Na ocenę 3.0	Potrafi w stopniu dostatecznym zaimplementować w języku VHDL układ cyfrowy.
Na ocenę 4.0	Potrafi w stopniu dobrym zaimplementować w języku VHDL układ cyfrowy.
Na ocenę 5.0	Potrafi w stopniu bardzo dobrym zaimplementować w języku VHDL układ cyfrowy.

10 Macierz realizacji przedmiotu

Efekt kształcenia	Odniesienie danego efektu do szczegółowych efektów zdefiniowanych dla programu	Cele przedmiotu	Treści programowe	Narzędzia dydaktyczne	Sposoby oceny
EK1	I1_W05 I1_W11 I1_U17	Cel 1 Cel 2 Cel 3	W1 L1	N1 N2 N3	F1 F2 P1
EK2	I1_W05 I1_W11 I1_U17	Cel 1 Cel 2 Cel 3	W1 L1	N1 N2 N3	F1 F2 P1
EK3	I1_W05 I1_W11 I1_U17	Cel 1 Cel 2 Cel 3	W1 L1	N1 N2 N3	F1 F2 P1

Efekt kształcenia	Odniesienie danego efektu do szczegółowych efektów zdefiniowanych dla programu	Cele przedmiotu	Treści programowe	Narzędzia dydaktyczne	Sposoby oceny
EK4	I1_W05 I1_W11 I1_U17	Cel 1 Cel 2 Cel 3	W1 L1	N1 N2 N3	F1 F2 P1

11 Wykaz literatury

Literatura podstawowa

[1] **Giorgio C. Buttazzo** — *Hard real-time computing systems : predictable scheduling algorithms and applications*, , 1997,

[2] **Francis Cottet, Jolle Delacroix, Claude Kaiser, Zoubir Mammeri** — *Scheduling in Real-Time Systems*, , 2002,

[3] **Jane W. S. Liu** — *Real-time systems*, , 2000,

12 Informacje o nauczycielach akademickich

Osoba odpowiedzialna za kartę

dr hab. prof.PK Zbisław Tabor (kontakt: ztabor@pk.edu.pl)

Osoby prowadzące przedmiot

1 dr hab. Zbisław Tabor (kontakt:)

2 mgr inż. Mateusz Baran (kontakt:)

13 Zatwierdzenie karty przedmiotu do realizacji

(miejscowość, data) (odpowiedzialny za przedmiot) (dziekan)

Przyjmuję do realizacji (data i podpisy osób prowadzących przedmiot)

. . . . . .

. . . . . .