

POLITECHNIKA KRAKOWSKA IM. TADEUSZA KOŚCIUSZKI

KARTA PRZEDMIOTU

obowiązuje studentów rozpoczynających studia w roku akademickim 2018/2019

Wydział Fizyki, Matematyki i Informatyki

Kierunek studiów: Informatyka

Profil: Ogólnoakademicki

Forma studiów: stacjonarne

Kod kierunku: I

Stopień studiów: I

Specjalności: Brak specjalności

1 INFORMACJE O PRZEDMIOCIE

NAZWA PRZEDMIOTU	Architektura systemów komputerowych
NAZWA PRZEDMIOTU W JĘZYKU ANGIELSKIM	Architecture of computer systems
KOD PRZEDMIOTU	WFMiI I oIS C12 18/19
KATEGORIA PRZEDMIOTU	Przedmioty kierunkowe
LICZBA PUNKTÓW ECTS	4.00
SEMESTRY	4

2 RODZAJ ZAJĘĆ, LICZBA GODZIN W PLANIE STUDIÓW

SEMESTR	WYKŁAD	ĆWICZENIA	LABORATORIUM	LABORATORIUM KOMPUTERO- WE	SEMINARIUM	PROJEKT
4	30	0	30	0	0	0

3 CELE PRZEDMIOTU

Cel 1 Zapoznanie z podstawowymi elementami cyfrowymi, stanowiącymi podstawowe składniki budowy komputera i metodami ich realizacji.

Cel 2 Zaznajomienie z układami liczącymi, rejestrami przesuwными, układami arytmetyczno-logicznymi oraz układami peryferyjnymi architektur systemów komputerowych.

Cel 3 Zaznajomienie z budową procesora i komputera bazującego na architekturze von Neumanna.

Cel 4 Zapoznanie ze współczesnymi systemami komputerowymi, nowoczesnymi architekturami, mocą obliczeniową i perspektywami rozwoju.

4 WYMAGANIA WSTĘPNE W ZAKRESIE WIEDZY, UMIEJĘTNOŚCI I INNYCH KOMPETENCJI

1 Znajomość podstaw elektroniki i techniki cyfrowej.

5 EFEKTY KSZTAŁCENIA

EK1 Wiedza Wiedza na temat podstawowych elementów wchodzących w skład systemu komputerowego i znajomość sposobu ich działania.

EK2 Umiejętności Umiejętność zaprojektowania poszczególnych układów systemu komputerowego takich jak: układy czasowo-licznikowe, rejestry przesuwne, układy arytmetyczno-logiczne.

EK3 Wiedza Wiedza na temat zasady działania procesora oraz systemu komputerowego opartego na architekturze von Nemanna. Wiedza dotycząca współczesnych architektur systemów komputerowych.

EK4 Kompetencje społeczne Projektowanie elementów systemu komputerowego indywidualnie i w zespole wg. określonego harmonogramu.

6 TREŚCI PROGRAMOWE

WYKŁAD		
LP	TEMATYKA ZAJĘĆ OPIS SZCZEGÓŁOWY BLOKÓW TEMATYCZNYCH	LICZBA GODZIN
W1	Tranzystor jako podstawowy element cyfrowy. Podstawowe elementy logiczne wykorzystywane w systemach komputerowych: przerzutniki bistabilne, monostabilne, astabilne, układy kombinacyjne i sekwencyjne, układy licznikowe asynchroniczne i synchroniczne, rewersyjne, wady i zalety tych układów.	8
W2	Projektowanie układów o programowalnej funkcjonalności, liczniki o programowalnej pojemności, układy transmisji szeregowej i równoległej jako przykłady magistral procesora i komputera.	2
W3	Arytmetyka komputerów, metody reprezentacji liczb całkowitych w różnych systemach binarnych, a w szczególności binarny kod uzupełnień do dwóch. Funkcjonalność jednostki arytmetyczno logicznej na przykładzie układów półsumatora i sumatora, układ dodawania/odejmowania liczb całkowitych, sumator szeregowy, sumator równoległy, algorytmy mnożenia liczb binarnych, schematy blokowe - zasada działania.	4
W4	Algorytm mnożenia liczb w zapisie U2, schemat blokowy zasada działania, algorytmy dzielenia liczb binarnych, budowa i zasada działania jednostki arytmetyczno-logicznej procesora i sumatora akumulacyjnego.	2

WYKŁAD		
LP	TEMATYKA ZAJĘĆ OPIS SZCZEGÓŁOWY BLOKÓW TEMATYCZNYCH	LICZBA GODZIN
W5	Reprezentacja zmiennoprzecinkowa liczb rzeczywistych, budowa liczby zmiennoprzecinkowej oraz wpływ poszczególnych elementów liczby na zakres i dokładność danej reprezentacji zmiennoprzecinkowej, zakres reprezentacji, dokładność reprezentacji, budowa binarnej liczby zmiennoprzecinkowej, własności podstawowych operacji arytmetycznych na liczbach zmiennoprzecinkowych (dodawanie, odejmowanie, mnożenie, dzielenie). Reprezentacja stałoprzecinkowa liczb rzeczywistych zakres reprezentacji oraz własności reprezentacji stałoprzecinkowej.	2
W6	Budowa procesora, budowa procesora opartego na architekturze von Neumanna, podstawowe jego elementy i ich przeznaczenie, formaty i typy rozkazów procesora, wpływ długości rozkazów procesora na wielkość zajmowanej pamięci przez program oraz na jego czas wykonania, tryby adresowania: adresowanie natychmiastowe, adresowanie bezpośrednie, adresowanie rejestrowe, adresowanie indeksowe, adresowanie bazowe, adresowanie stosowe. Cykl pracy procesora, cykl pobrania, cykl adresowania pośredniego, cykl wykonawczy, cykl przerywania.	2
W7	Budowa i zasady projektowania jednostki sterującej, jednostka sterowana mikroprogramem, jednostka sterowana układowo. Budowa i funkcjonowanie procesora, procesory oparte na zmodyfikowanej architekturze von Neumanna, procesor potokowy, procesor CISC, procesor RISC, procesor wektorowy.	2
W8	Budowa komputera, system przerwań i jego rola w systemie komputerowym, typy przerwań -programowe, zewnętrzne, wewnętrzne, mechanizm obsługi przerywania. Tryby przesyłania danych w systemie komputerowym, przesyłanie danych zrealizowane programowo, przesyłanie danych inicjowane przerywaniami, przesłanie danych zrealizowane przez bezpośredni dostęp do pamięci. Budowa magistrali i jej przeznaczenie oraz metody arbitrażu magistrali.	2
W9	Zarządzanie pamięcią, typy pamięci, hierarchia pamięci w systemie komputerowym, pamięć podręczna, idea pamięci podręcznej oraz założenia, na których jest oparte jej funkcjonowanie, budowa i parametry opisujące efektywność funkcjonowania, obsługa pamięci podręcznej. Zarządzanie pamięcią, stronicowanie pamięci operacyjnej, segmentacja pamięci operacyjnej, pamięć wirtualna, zjawiska fragmentacji pamięci.	2
W10	Architektury równoległe, cel konstrukcji komputera o architekturze równoległej, typy problemów rozwiązywanych z zastosowaniem komputerów, pojęcie problemu wielkiej skali, pojęcie klasy trudności problemu (złożoności obliczeniowej problemu), podział architektur równoległych zaproponowany przez Flynna, architektury MIMD ze wspólną pamięcią operacyjną, architektura systemu z wykorzystaniem przełącznika krzyżowego, architektura systemu z pamięcią wieloportową.	2

WYKŁAD		
LP	TEMATYKA ZAJĘĆ OPIS SZCZEGÓŁOWY BLOKÓW TEMATYCZNYCH	LICZBA GODZIN
W11	Architektura systemu z wspólną magistralą, problem skalowania systemów z wspólną pamięcią typu MIMD, architektury MIMD z rozproszoną pamięcią operacyjną, budowa transputera, podstawowe topologie połączeń transputerów oraz parametry opisujące daną strukturę, wpływ struktury architektury równoległej na złożoność obliczeniową algorytmu, pojęcie adekwatności struktury architektury równoległej z strukturą problemu, prawo Amdahla, procesory typu SIMD, tablice systoliczne, systemy klastrowe, architektury komputerowe do zastosowań przemysłowych, systemy komputerowe wysokiej dostępności. Moc obliczeniowa systemów komputerowych, perspektywy rozwoju systemów.	2

LABORATORIUM		
LP	TEMATYKA ZAJĘĆ OPIS SZCZEGÓŁOWY BLOKÓW TEMATYCZNYCH	LICZBA GODZIN
L1	Budowa podstawowych elementów logicznych wykorzystywanych w systemach komputerowych. Projekt układu, obliczenia algebraiczne, wykonanie układu w dedykowanym oprogramowaniu symulacyjnym, sprawdzenie działania.	8
L2	Budowa układów o programowalnej funkcjonalności, liczniki o programowalnej pojemności, układy transmisji szeregowej i równoległej jako przykłady magistral procesora i komputera. Projekt, obliczenia, wykonanie i testowanie rozwiązania.	4
L3	Budowa układów stanowiących przykładowe elementy funkcjonalne jednostki arytmetyczno-logicznej w różnych systemach binarnych - półsumator, sumator, układ mnożący.	6
L4	Projektowanie i budowa układów licznikowych, dwójka licząca, liczniki binarne, liczniki BCD, liczniki o zadanej pojemności, liczniki rewersyjne, licznik z wejściem dodającym i odejmującym, układ antykoincydencyjny.	8
L5	Projektowanie i budowa układów kodowania, szyfrowania, układów o zadanej specyficznej funkcjonalności.	4

7 NARZĘDZIA DYDAKTYCZNE

N1 Wykłady

N2 Prezentacje multimedialne

N3 Konsultacje

N4 Ćwiczenia laboratoryjne

8 OBCIĄŻENIE PRACĄ STUDENTA

FORMA AKTYWNOŚCI	ŚREDNIA LICZBA GODZIN NA ZREALIZOWANIE AKTYWNOŚCI
Godziny kontaktowe z nauczycielem akademickim, w tym:	
Godziny wynikające z planu studiów	60
Konsultacje przedmiotowe	6
Egzaminy i zaliczenia w sesji	4
Godziny bez udziału nauczyciela akademickiego wynikające z nakładu pracy studenta, w tym:	
Przygotowanie się do zajęć, w tym studiowanie zalecanej literatury	16
Opracowanie wyników	10
Przygotowanie raportu, projektu, prezentacji, dyskusji	24
SUMARYCZNA LICZBA GODZIN DLA PRZEDMIOTU WYNIKAJĄCA Z CAŁEGO NAKŁADU PRACY STUDENTA	120
SUMARYCZNA LICZBA PUNKTÓW ECTS DLA PRZEDMIOTU	4.00

9 SPOSOBY OCENY

OCENA FORMUJĄCA

F1 Komputerowe ćwiczenia laboratoryjne

F2 Kolokwium

OCENA PODSUMOWUJĄCA

P3 Średnia ważona ocen formujących

WARUNKI ZALICZENIA PRZEDMIOTU

W1 zaliczenie wszystkich ćwiczeń

W2 zaliczenie kolokwium

OCENA AKTYWNOŚCI BEZ UDZIAŁU NAUCZYCIELA

B1 Przygotowanie sprawozdań do wykonanych ćwiczeń

KRYTERIA OCENY

EFEKT KSZTAŁCENIA 1	
NA OCENĘ 2.0	Student ma istotne braki na temat podstawowych elementów systemu komputerowego.

NA OCENĘ 3.0	Student zna podstawowe układy systemu komputerowego i w stopniu podstawowym rozumie ich działanie.
NA OCENĘ 3.5	Student zna podstawowe układy logiczne i potrafi redukować ich złożoność. Zna zasadę działania układów półsumatora i sumatora bitowego.
NA OCENĘ 4.0	Student zna podstawowe układy arytmetyczne oraz algorytmy realizujące operacje mnożenia i dzielenia za pomocą bloków arytmetycznych.
NA OCENĘ 4.5	Student zna zasadę budowy wielobitowego toru transmisyjnego i minimalizację liczby linii służących do transmisji słowa bitowego.
NA OCENĘ 5.0	Student potrafi powiązać technikę cyfrową z analogową - wskazać działanie tranzystora bipolarnego jako elementu cyfrowego, omówić wewnętrzną budowę elementów cyfrowych w technice bipolarnej i w technologii CMOS.
EFEKT KSZTAŁCENIA 2	
NA OCENĘ 2.0	Student ma istotne braki w znajomości budowy i działania podstawowych układów systemu komputerowego.
NA OCENĘ 3.0	Student potrafi uruchomić podstawowe układy, sprawdzić ich działanie i wytłumaczyć ogólną zasadę ich funkcjonowania. Potrafi zbudować i uruchomić sumator dwóch liczb jednobitowych.
NA OCENĘ 3.5	Student potrafi wskazać różnice pomiędzy licznikami asynchronicznymi a synchronicznymi, potrafi zaprojektować i uruchomić licznik o określonym zakresie liczenia oraz układ rejestru przesuwne.
NA OCENĘ 4.0	Student potrafi zbudować, uruchomić i wytłumaczyć działanie licznika BCD asynchronicznego i synchronicznego, układu rejestru z wpisem szeregowym oraz równoległym. Potrafi zbudować i uruchomić sumator dwóch liczb czterobitowych.
NA OCENĘ 4.5	Student potrafi zbudować, uruchomić i wytłumaczyć działanie licznika rewersyjnego, potrafi zaprojektować i wykonać układ realizujący liczbę przeciwną do zadanej w kodzie uzupełnień do dwóch, potrafi zbudować i uruchomić układ mnożący dwie liczby binarne.
NA OCENĘ 5.0	Student potrafi zbudować, uruchomić i wytłumaczyć działanie licznika z wej. dodającym i odejmującym oraz zaprojektować i wykonać układ antykoincydencyjny. Potrafi zbudować i uruchomić sumator dwóch liczb jednobitowych zapisanych w kodzie uzupełnień do dwóch.
EFEKT KSZTAŁCENIA 3	
NA OCENĘ 2.0	Student ma istotne braki w znajomości budowy i działania systemu komputerowego opartego na architekturze von Neumanna.
NA OCENĘ 3.0	Student zna zasadę i rozumie działanie systemu komputerowego opartego na architekturze von Neumanna w zakresie podstawowym, zna podstawowe architektury równoległe systemów komputerowych i rozumie ich funkcjonowanie.

NA OCENĘ 3.5	Student potrafi omówić działanie wybranych podsystemów systemu komputerowego, potrafi omówić cykl procesora z uwzględnieniem wszystkich faz cyklu rozkazowego, zna architektury równoległe oparte na wspólnej pamięci, potrafi wskazać ograniczenia i dziedziny zastosowań poszczególnych modeli obliczeniowych.
NA OCENĘ 4.0	Student potrafi omówić działanie podsystemu I/O oraz omówić cykl rozkazowy procesora potokowego, zna budowę systemów komputerowych, architektur równoległych (MIMD) opartych na wspólnej pamięci.
NA OCENĘ 4.5	Student potrafi omówić działanie podsystemu zarządzania pamięcią operacyjną i podręczną oraz omówić cykl rozkazowy procesora superskalarnego, zna budowę systemów komputerowych, architektur równoległych opartych na rozproszonej pamięci.
NA OCENĘ 5.0	Student potrafi omówić działanie wskazanych urządzeń I/O oraz omówić cykl rozkazowy procesora wektorowego, zna tendencje rozwojowe systemów komputerowych.
EFEKT KSZTAŁCENIA 4	
NA OCENĘ 2.0	Student nie potrafi w większości przypadków wykonać sprawozdania wg określonego terminu, (nawet z dużym opóźnieniem) zarówno indywidualnie jak i w grupie.
NA OCENĘ 3.0	Student wykonuje zadania i oddaje je z kilkutygodniowym opóźnieniem. W pracy zespołowej z jego przyczyny następuje znaczące opóźnienie wykonania postawionego zadania.
NA OCENĘ 3.5	Student wykonuje zadania i oddaje je z tygodniowym bądź dwutygodniowym opóźnieniem. W pracy zespołowej z jego przyczyny następuje dwutygodniowe opóźnienie wykonania postawionego zadania.
NA OCENĘ 4.0	Student wykonuje zadania i oddaje je z najwyżej tygodniowym opóźnieniem. W pracy zespołowej z jego przyczyny następuje nieznaczne opóźnienie wykonania postawionego zadania.
NA OCENĘ 4.5	Student wykonuje zadania i oddaje je bez opóźnienia. W pracy zespołowej swoją część pracy wykonuje na czas.
NA OCENĘ 5.0	W pracy zespołowej student rozumie na czym polega odpowiedzialność za powierzony zakres zadań i sam motywuje innych do terminowej realizacji, może być kierownikiem projektu.

10 MACIERZ REALIZACJI PRZEDMIOTU

EFEKT KSZTAŁCENIA	ODNIESIENIE DANEGO EFEKTU DO SZCZEGÓLOWYCH EFEKTÓW ZDEFINIOWANYCH DLA PROGRAMU	CELE PRZEDMIOTU	TREŚCI PROGRAMOWE	NARZĘDZIA DYDAKTYCZNE	SPOSOBY OCENY
EK1	I1_W03(od 2017) I1_U01b(od 2017) I1_K02(od 2017) I1_K03(od 2017)	Cel 1	W1 W2 W3 L1 L2	N1 N2 N3 N4	F1 F2 P3
EK2	I1_W01(od 2017) I1_W12(od 2017) I1_U01b(od 2017) I1_K02(od 2017) I1_K03(od 2017)	Cel 2	W1 W2 W3 W4 W5 L2 L3	N1 N2 N3 N4	F1 F2 P3
EK3	I1_W01(od 2017) I1_W03(od 2017) I1_W05(od 2017) I1_W12(od 2017) I1_U01b(od 2017) I1_K02(od 2017) I1_K03(od 2017)	Cel 3	W6 W7 L5	N1 N2 N3 N4	F1 F2 P3
EK4	I1_W01(od 2017) I1_W03(od 2017) I1_W05(od 2017) I1_U01b(od 2017) I1_K02(od 2017) I1_K03(od 2017)	Cel 4	W8 W9 W10 W11 L3 L4 L5	N1 N2 N3 N4	F1 F2 P3

11 WYKAZ LITERATURY

LITERATURA PODSTAWOWA

- [1] **Stallings** — *Organizacja i architektura systemu komputerowego*, Warszawa, 2004, Wydawnictwa Naukowo-Techniczne
- [2] **Chalk B.S** — *1. Organizacja i architektura komputerów*, Warszawa, 2000, Wydawnictwa Naukowo-Techniczne
- [3] **Biernat J** — *1. Architektura komputerów*, Warszawa, 2005, Wydawnictwa Naukowo-Techniczne
- [4] **Biernat J:** — *Arytmetyka Komputerów*, Warszawa, 2002, Wydawnictwa Naukowo-Techniczne

12 INFORMACJE O NAUCZYCIELACH AKADEMICKICH

OSOBA ODPOWIEDZIALNA ZA KARTĘ

dr inż. Jerzy Białas (kontakt: bialas@pk.edu.pl)

OSOBY PROWADZĄCE PRZEDMIOT

- 1 dr inż. Jerzy Białas (kontakt: bialas@pk.edu.pl)
- 2 dr inż. Lech Jamroz (kontakt: lech.jamroz@pk.edu.pl)
- 3 mgr inż. Mateusz Nytko (kontakt: mateusz.nytko@pk.edu.pl)

13 ZATWIERDZENIE KARTY PRZEDMIOTU DO REALIZACJI

(miejsowość, data)

(odpowiedzialny za przedmiot)

(dziekan)

PRZYJMUJĘ DO REALIZACJI (data i podpisy osób prowadzących przedmiot)

.....
.....
.....