

POLITECHNIKA KRAKOWSKA IM. TADEUSZA KOŚCIUSZKI

KARTA PRZEDMIOTU

obowiązuje studentów rozpoczynających studia w roku akademickim 2022/2023

Wydział Inżynierii Elektrycznej i Komputerowej

Kierunek studiów: Informatyka w Inżynierii Komputerowej

Profil: Ogólnoakademicki

Forma studiów: niestacjonarne

Kod kierunku: IwIK

Stopień studiów: I

Specjalności: bez specjalności

1 INFORMACJE O PRZEDMIOCIE

NAZWA PRZEDMIOTU	Programowalne systemy cyfrowe
NAZWA PRZEDMIOTU W JĘZYKU ANGIELSKIM	
KOD PRZEDMIOTU	WIEiK INFOR_W_INZ_KOMP oIN PS9 22/23
KATEGORIA PRZEDMIOTU	Przedmioty specjalnościowe
LICZBA PUNKTÓW ECTS	5.00
SEMESTRY	6

2 RODZAJ ZAJĘĆ, LICZBA GODZIN W PLANIE STUDIÓW

SEMESTR	WYKŁADY	ĆWICZENIA	LABORATORIA	LABORATORIA KOMPUTERO- WE	PROJEKTY	
6	15	0	0	15	10	0

3 CELE PRZEDMIOTU

Cel 1 Umiejętność projektowania cyfrowych układów kombinacyjnych i sekwencyjnych.

Cel 2 Implementacja systemów cyfrowych w strukturach układów programowalnych CPLD oraz FPGA.

4 WYMAGANIA WSTĘPNE W ZAKRESIE WIEDZY, UMIEJĘTNOŚCI I INNYCH KOMPETENCJI

1 Podstawy elektroniki, podstawy techniki cyfrowej.

5 EFEKTY KSZTAŁCENIA

EK1 Wiedza Funkcje, budowa i parametry układów cyfrowych.

EK2 Umiejętności Projektowanie układów kombinacyjnych. Programowanie układów CPLD.

EK3 Wiedza Funkcje, budowa i parametry układów programowalnych

EK4 Umiejętności Projektowanie układów sekwencyjnych i automatów. Programowanie i realizacja systemów cyfrowych przy użyciu układów FPGA.

6 TREŚCI PROGRAMOWE

WYKŁADY		
LP	TEMATYKA ZAJĘĆ OPIS SZCZEGÓŁOWY BLOKÓW TEMATYCZNYCH	LICZBA GODZIN
W1	Rodzaje, budowa, funkcje układów logicznych kombinacyjnych i sekwencyjnych.	4
W2	Rodzaje, budowa i parametry układów programowalnych (SPLD, CPLD, FPGA). Języki programowania.	4
W3	Język CUPL. Opis procesu projektowania. Implementacja w strukturze CPLD.	3
W4	Realizacja projektów dla układach kombinacyjnych, sekwencyjnych i automatów w strukturach FPGA.	4

LABORATORIA KOMPUTEROWE		
LP	TEMATYKA ZAJĘĆ OPIS SZCZEGÓŁOWY BLOKÓW TEMATYCZNYCH	LICZBA GODZIN
K1	Realizacja systemów kombinacyjnych w oparciu o układy CPLD (język CUPL, środowisko WinCUPL, płyta ewaluacyjna ATF15XX-DK3-U)	4
K2	Projektowanie systemów sekwencyjnych w strukturze CPLD (CPLD (język CUPL, środowisko WinCUPL, płyta ewaluacyjna ATF15XX-DK3-U).	3
K3	Realizacja systemów kombinacyjnych w oparciu o układy FPGA (język VHDL, środowisko ISE lub Vivado, płyta ewaluacyjna Basys3 Artix-7).	3
K4	Projektowanie systemów sekwencyjnych i automatów w strukturze FPGA (język VHDL, środowisko ISE lub Vivado, płyta ewaluacyjna Basys3 Artix-7).	4
K5	Zaliczenie laboratorium	1

PROJEKTY		
LP	TEMATYKA ZAJĘĆ OPIS SZCZEGÓŁOWY BLOKÓW TEMATYCZNYCH	LICZBA GODZIN
P1	Projekt wybranego systemu cyfrowego (kombinacyjnego, sekwencyjnego, automatu) w strukturze CPLD lub FPGA.	10

7 NARZĘDZIA DYDAKTYCZNE

N1 Wykłady

N2 Ćwiczenia laboratoryjne

N3 Ćwiczenia projektowe

N4 Praca w grupach

8 OBCIĄŻENIE PRACĄ STUDENTA

FORMA AKTYWNOŚCI	ŚREDNIA LICZBA GODZIN NA ZREALIZOWANIE AKTYWNOŚCI
Godziny kontaktowe z nauczycielem akademickim, w tym:	
Godziny wynikające z planu studiów	40
Konsultacje przedmiotowe	0
Egzaminy i zaliczenia w sesji	0
Godziny bez udziału nauczyciela akademickiego wynikające z nakładu pracy studenta, w tym:	
Przygotowanie się do zajęć, w tym studiowanie zalecanej literatury	35
Opracowanie wyników	25
Przygotowanie raportu, projektu, prezentacji, dyskusji	25
SUMARYCZNA LICZBA GODZIN DLA PRZEDMIOTU WYNIKAJĄCA Z CAŁEGO NAKŁADU PRACY STUDENTA	125
SUMARYCZNA LICZBA PUNKTÓW ECTS DLA PRZEDMIOTU	5.00

9 SPOSOBY OCENY

OCENA FORMUJĄCA

F1 Sprawozdanie z ćwiczeń laboratoryjnych

F2 Projekt zespołowy

OCENA PODSUMOWUJĄCA**P1** Średnia ważona ocen formujących**P2** Kolokwium**WARUNKI ZALICZENIA PRZEDMIOTU****W1** Odbycie wszystkich ćwiczeń laboratoryjnych i oddanie poprawnie wykonanych sprawozdań**W2** Wykonanie i zaliczenie zadania projektowego**W3** Zaliczenie końcowego kolokwium**KRYTERIA OCENY**

EFEKT KSZTAŁCENIA 1	
NA OCENĘ 2.0	Brak znajomości parametrów układów cyfrowych.
NA OCENĘ 3.0	Znajomość parametrów statycznych układów cyfrowych.
NA OCENĘ 3.5	Znajomość parametrów dynamicznych układów cyfrowych.
NA OCENĘ 4.0	Znajomość parametrów i budowy układów kombinacyjnych.
NA OCENĘ 4.5	Znajomość parametrów i budowy układów sekwencyjnych.
NA OCENĘ 5.0	Znajomość parametrów i budowy automatów.
EFEKT KSZTAŁCENIA 2	
NA OCENĘ 2.0	Brak umiejętności realizacji funkcji logicznej na bramkach.
NA OCENĘ 3.0	Realizacja funkcji logicznej na bramkach.
NA OCENĘ 3.5	Projekt i realizacja prostych układu kombinacyjnego.
NA OCENĘ 4.0	Projekt i realizacja złożonych układów kombinacyjnych.
NA OCENĘ 4.5	Implementacja prostych układów kombinacyjnych w strukturze CPLD.
NA OCENĘ 5.0	Implementacja złożonych układów kombinacyjnych w strukturze CPLD.
EFEKT KSZTAŁCENIA 3	
NA OCENĘ 2.0	Brak podstawowej wiedzy dotyczącej budowy funkcjonowania układów programowalnych.
NA OCENĘ 3.0	Podstawowa wiedza dotycząca budowy funkcjonowania układów programowalnych.
NA OCENĘ 3.5	Znajomość parametrów i budowy układów SPLD.
NA OCENĘ 4.0	Znajomość parametrów i budowy układów CPLD
NA OCENĘ 4.5	Znajomość parametrów i budowy układów FPGA.

NA OCENĘ 5.0	Dobór typu układu programowalnego do realizacji zaprojektowanego systemu cyfrowego.
EFEKT KSZTAŁCENIA 4	
NA OCENĘ 2.0	Brak znajomości parametrów i działania cyfrowych układów sekwencyjnych.
NA OCENĘ 3.0	Znajomość parametrów i działania cyfrowych układów sekwencyjnych.
NA OCENĘ 3.5	Projektowanie przerzutników asynchronicznych i synchronicznych.
NA OCENĘ 4.0	Projektowanie układów sekwencyjnych i automatów.
NA OCENĘ 4.5	Realizacja układu w strukturze FPGA liczników i rejestrów.
NA OCENĘ 5.0	Realizacja układu w strukturze FPGA automatów.

10 MACIERZ REALIZACJI PRZEDMIOTU

EFEKT KSZTAŁCENIA	ODNIESIENIE DANEGO EFEKTU DO SZCZEGÓŁOWYCH EFEKTÓW ZDEFINIOWANYCH DLA PROGRAMU	CELE PRZEDMIOTU	TREŚCI PROGRAMOWE	NARZĘDZIA DYDAKTYCZNE	SPOSOBY OCENY
EK1	K_W05 K_W11	Cel 1 Cel 2	W1 W2 W3 W4 K1 K2 K3 K4 K5 P1	N1 N2 N3 N4	F1 F2 P1 P2
EK2	K_U10 K_U13 K_U20	Cel 1 Cel 2	W1 W2 W3 W4 K1 K2 K3 K4 K5 P1	N1 N2 N3 N4	F1 F2 P1 P2
EK3	K_W11 K_W21	Cel 1 Cel 2	W1 W2 W3 W4 K1 K2 K3 K4 K5 P1	N1 N2 N3 N4	F1 F2 P1 P2
EK4	K_U10 K_U13 K_U20	Cel 1 Cel 2	W1 W2 W3 W4 K1 K2 K3 K4 K5 P1	N1 N2 N3 N4	F1 F2 P1 P2

11 WYKAZ LITERATURY

LITERATURA PODSTAWOWA

[1] **Piotr Górecki** — *Układy cyfrowe*, Legionowo, 2014, BTC

- [2] | Józef Kalisz — *Język VHDL w praktyce*, Warszawa, 2001, WKiŁ
- [3] | Marek Zwoliński — *Projektowanie układów cyfrowych z wykorzystaniem języka VHDL*, Warszawa, 2007, WKiŁ
- [4] | Jerzy Pasierbiński, Piotr Zbysiński — *Układy programowalne w praktyce*, Warszawa, 2002, WKiŁ

LITERATURA UZUPEŁNIAJĄCA

- [1] | Piotr Zbysiński, Jerzy Pasierbiński — *Układy programowalne Pierwsze kroki*, Legionowo, 2004, BTC
- [2] | Marcin Nowakowski — *PicoBlaze. Mikroprocesor w FPGA*, Legionowo, 2009, BTC
- [3] | J. Baranowski, B. Kalinowski, Z. Nosal — *Układy elektroniczne część III Układy i systemy cyfrowe*, Warszawa, 1008, WNT
- [4] | Andrzej Pawluczuk — *Układy programowalne dla początkujących*, Legionowo, 2010, BTC

12 INFORMACJE O NAUCZYCIELACH AKADEMICKICH

OSOBA ODPOWIEDZIALNA ZA KARTĘ

dr inż. Sławomir Żaba (kontakt: szaba@pk.edu.pl)

OSOBY PROWADZĄCE PRZEDMIOT

- 1 dr inż. Sławomir Żaba (kontakt: szaba@pk.edu.pl)
- 2 dr inż. Andrzej Drwal (kontakt: adrwal@pk.edu.pl)

13 ZATWIERDZENIE KARTY PRZEDMIOTU DO REALIZACJI

(miejscowość, data)	(odpowiedzialny za przedmiot)	(dziekan)
---------------------	-------------------------------	-----------

PRZYJMUJĘ DO REALIZACJI (data i podpisy osób prowadzących przedmiot)

.....

.....