

# POLITECHNIKA KRAKOWSKA IM. TADEUSZA KOŚCIUSZKI

## KARTA PRZEDMIOTU

obowiązuje studentów rozpoczynających studia w roku akademickim 2014/2015

Wydział Fizyki, Matematyki i Informatyki

Kierunek studiów: Informatyka

Profil: Ogólnoakademicki

Forma studiów: stacjonarne

Kod kierunku: I

Stopień studiów: II

Specjalności: Inżynieria obliczeniowa dla licencjatów

### 1 INFORMACJE O PRZEDMIOCIE

|   |                         |
|---|-------------------------|
| NAZWA PRZEDMIOTU                        | Architektury komputerów |
| NAZWA PRZEDMIOTU<br>W JĘZYKU ANGIELSKIM |                         |
| KOD PRZEDMIOTU                          | WFMiI I oIIS B4 14/15   |
| KATEGORIA PRZEDMIOTU                    | Przedmioty podstawowe   |
| LICZBA PUNKTÓW ECTS                     | 4.00                    |
| SEMESTRY                                | 1                       |

### 2 RODZAJ ZAJĘĆ, LICZBA GODZIN W PLANIE STUDIÓW

| SEMESTR | WYKŁAD | ĆWICZENIA | LABORATORIUM | LABORATORIUM<br>KOMPUTERO-<br>WE | SEMINARIUM | PROJEKT |
|---------|--------|-----------|--------------|----------------------------------|------------|---------|
| 1       | 30     | 0         | 15           | 0                                | 0          | 0       |

### 3 CELE PRZEDMIOTU

**Cel 1** Zapoznanie studentów z podstawowymi architekturami układów liczących i metodami ich realizacji

**Cel 2** Zapoznanie studentów z budową procesorów opartej na paradygmacie von Neumanna:

**Cel 3** Zapoznanie studentów z budową komputera bazującego na modelu . von Neumanna

**Cel 4** Zapoznanie studentów z architekturami równoległymi systemów komputerowych i architekturami współczesnych systemów komputerowych

**Cel 5** Zapoznanie studentów z językiem assemblera oraz nabycie umiejętności w posługiwaniu się tym językiem poprzez realizację indywidualnych projektów

## 4 WYMAGANIA WSTĘPNE W ZAKRESIE WIEDZY, UMIEJĘTNOŚCI I INNYCH KOMPETENCJI

1 Zaliczenie przedmiotów "Wstęp do programowania", Technika Cyfrowa

## 5 EFEKTY KSZTAŁCENIA

**EK1 Wiedza** Student zna podstawowe układy arytmetyczne, oraz algorytmy realizujące operacje dzielenia, mnożenia za pomocą bloków arytmetycznych

**EK2 Wiedza** Student zna zasadę i rozumie działanie procesora opartego na architekturze von Neumanna

**EK3 Wiedza** Student zna zasadę działania systemu komputerowego na architekturze von Neumanna

**EK4 Wiedza** Student zna podstawowe architektury równoległe systemów komputerowych

**EK5 Umiejętności** Student potrafi je zrealizować zaprojektować dowolny układ arytmetyczny opierając się na podstawowych elementach takich jak: (bramki, przerzutnik, rejestry, liczniki)

## 6 TREŚCI PROGRAMOWE

| WYKŁAD |   |                  |
|--------|---|------------------|
| LP     | TEMATYKA ZAJĘĆ<br>OPIS SZCZEGÓŁOWY BLOKÓW TEMATYCZNYCH  | LICZBA<br>GODZIN |
| W1     | Elementy techniki cyfrowej powtórzenie Podstawowe elementy logiczne, algebra Boole'a, metody minimalizacji funkcji logicznych, Pojęcie układu sekwencyjnego, podstawowe przerzutniki (SR, RS, JK, T, D) budowa, zasada działania, zastosowanie poszczególnych typów przerzutników w układach techniki cyfrowej, Układy sekwencyjne: Liczniki szeregowe Liczniki równoległe, Licznik rewersyjny, budowa, zasada działania, przebiegi czasowe, zastosowanie liczników, łączenie liczników, algorytm budowy licznika o zadanej pojemności, parametry określające dynamiczne i statyczne własności liczników Rejestry: Kryteria podziału układów rejestrów oraz podstawowe ich typy: rejestr szeregowy, rejestr szeregowo-równoległy, rejestr równoległo-szeregowy, rejestr równoległy, przeznaczenie rejestrów w systemach cyfrowych, parametry określające statyczne i dynamiczne własności rejestrów, Multipleksery, demultipleksery budowa, zasada działania, zastosowanie, łączenie układów. + | 3                |
| W2     | Arytmetyka komputerów I Metody reprezentacji liczb całkowitych: w zapisie znak-moduł, własności reprezentacji, w zapisie uzupełnień do 1, własności reprezentacji, w zapisie uzupełnień do 2, własności reprezentacji, Dodawanie liczb całkowitych: dodawanie liczb całkowitych w zapisach: U1, U2, Z-M, układ półsumatora, układ sumatora budowa i zasada działania, sumator szeregowy, sumator równoległy Algorytmy mnożenia liczb binarnych: algorytm mnożenia liczb w zapisie Z-M., schemat blokowy, zasada działania, algorytm Bootha mnożenie liczb w zapisie U2, schemat blokowy zasada działania, Algorytmy dzielenia liczb binarnych: Metoda restytucyjna, Metoda nierestytucyjna Budowa i zasada działania: jednostki arytmetyczno-logicznej procesora, sumatora akumulacyjnego   | 5                |

| WYKŁAD    |  |                  |
|-----------|--|------------------|
| LP        | TEMATYKA ZAJĘĆ<br>OPIS SZCZEGÓŁOWY BLOKÓW TEMATYCZNYCH   | LICZBA<br>GODZIN |
| <b>W3</b> | Arytmetyka komputerów II Reprezentacja zmiennoprzecinkowa liczb rzeczywistych: budowa liczby zmiennoprzecinkowej oraz wpływ poszczególnych elementów liczby na zakres i dokładność danej reprezentacji zmiennoprzecinkowej, zakres reprezentacji dokładność reprezentacji budowa binarnej liczby zmiennoprzecinkowej, własności podstawowych operacji arytmetycznych na liczbach zmiennoprzecinkowych (dodawanie, odejmowanie, mnożenie, dzielenie), Reprezentacja stałoprzecinkowa liczb rzeczywistych zakres reprezentacji oraz własności reprezentacji stałoprzecinkowej, Logarytmiczna reprezentacja liczb rzeczywistych: reprezentacja liczby, operacje arytmetyczne w systemach logarytmicznych. własności podstawowych operacji arytmetycznych na liczbach w logarytmicznej reprezentacji liczb rzeczywistych (dodawanie, odejmowanie, mnożenie, dzielenie), zamiana reprezentacji zmiennoprzecinkowej na reprezentację logarytmiczną + | 5                |
| <b>W4</b> | Budowa procesora Budowa procesora opartego na architekturze von Neumanna, podstawowe jego elementy i ich przeznaczenie, Formaty i typy rozkazów procesora, wpływ długości rozkazów procesora na wielkość zajmowanej pamięci przez program oraz na jego czas wykonania, Tryby adresowania: adresowanie natychmiastowe, adresowanie bezpośrednie, adresowanie rejestrowe, adresowanie indeksowe, adresowanie bazowe, adresowanie stosowe Cykl pracy procesora cykl pobrania, cykl adresowania pośredniego cykl wykonawczy, cykl przzerwania, Budowa i zasady projektowania jednostki sterującej, procesora von Neumanna: Jednostka sterowana mikroprogramem, Jednostka sterowana układowo. Budowa i funkcjonowanie procesora: Procesory oparte na zmodyfikowanej architekturze von Neumanna procesor potokowy, procesor CISC, procesor RISC, procesor wektorowy  | 9                |
| <b>W5</b> | Budowa komputera System przerwań i jego rola w systemie komputerowym: typy przerwań: programowe, zewnętrzne, wewnętrzne), metody identyfikacji źródła przerwania, mechanizm obsługi przerwania, Tryby przesyłania danych w systemie komputerowym, przesyłanie danych zrealizowane programowo przesyłanie danych inicjowane przerwaniem, przesłanie danych zrealizowane przez bezpośredni dostęp do pamięci Budowa magistrali i jej przeznaczenie oraz metody arbitrażu magistrali,   | 3                |
| <b>W6</b> | Zarządzanie Pamięcią Typy pamięci, hierarchia pamięci w systemie komputerowym, Pamięć podręczna idea pamięci podręcznej oraz założenia na których jest oparte funkcjonowanie pamięci podręcznej, budowa pamięci podręcznej, parametry opisujące efektywność funkcjonowania pamięci podręcznej obsługa pamięci podręcznej Zarządzanie pamięcią stronicowanie pamięci operacyjnej, segmentacja pamięci operacyjnej, pamięć wirtualna, zjawiska fragmentacji pamięci  | 2                |

| WYKŁAD    |  |                  |
|-----------|--|------------------|
| LP        | TEMATYKA ZAJĘĆ<br>OPIS SZCZEGÓŁOWY BLOKÓW TEMATYCZNYCH   | LICZBA<br>GODZIN |
| <b>W7</b> | Architektury równoległe Cel konstrukcji komputera o architekturze równoległej, typy problemów rozwiązywanych z zastosowaniem komputerów: pojęcie problemu wielkiej skali, pojęcie klasy trudności problemu (złożoności obliczeniowej problemu), Podział architektur równoległych zaproponowany przez Flynna Architektury MIMD z wspólną pamięcią operacyjną architektura systemu z wykorzystaniem przełącznika krzyżowego architektura systemu z pamięcią wieloportową, architektura systemu z wspólną magistralą problem skalowania systemów z wspólną pamięcią typu MIMD Architektury MIMD z rozproszoną pamięcią operacyjną: budowa transputeru, podstawowe topologie połączeń transputerów oraz parametry opisujące daną strukturę, wpływ struktury architektury równoległej na złożoność obliczeniową algorytmu, pojęcie adekwatności struktury architektury równoległej z strukturą problemu, Prawo Amdahla Procesory typu SIMD, tablice systoliczne Systemy klastrowe Architektury komputerowe do zastosowań przemysłowych Systemy komputerowe wysokiej dostępności | 3                |

| LABORATORIUM |   |                  |
|--------------|---|------------------|
| LP           | TEMATYKA ZAJĘĆ<br>OPIS SZCZEGÓŁOWY BLOKÓW TEMATYCZNYCH  | LICZBA<br>GODZIN |
| <b>L1</b>    | Elementy techniki cyfrowej Podstawowe elementy logiczne, algebra Boole'a, metody minimalizacji funkcji logicznych, Pojęcie układu sekwencyjnego, podstawowe przerzutniki (SR, RS, JK, T, D) budowa, zasada działania, zastosowanie poszczególnych typów przerzutników w układach techniki cyfrowej, Układy sekwencyjne: Liczniki szeregowe Liczniki równoległe, Licznik rewersyjny, budowa, zasada działania, przebiegi czasowe, zastosowanie liczników, łączenie liczników, algorytm budowy licznika o zadanej pojemności, parametry określające dynamiczne i statyczne własności liczników Rejestry: Kryteria podziału układów rejestrów oraz podstawowe ich typy: rejestr szeregowy, rejestr szeregowo-równoległy, rejestr równoległo-szeregowy, rejestr równoległy, przeznaczenie rejestrów w systemach cyfrowych, parametry określające statyczne i dynamiczne własności rejestrów, Multipleksery, demultipleksery budowa, zasada działania, zastosowanie, łączenie układów. Projektowanie prostych układów sekwencyjnych i kombinacyjnych w środowisku symulacyjnym Matlab SIMULINK | 2                |
| <b>L2</b>    | Arytmetyka komputerów I Metody reprezentacji liczb całkowitych: w zapisie znak-moduł, własności reprezentacji, w zapisie uzupełnień do 1, własności reprezentacji, w zapisie uzupełnień do 2, własności reprezentacji, Dodawanie liczb całkowitych: dodawanie liczb całkowitych w zapisach: U1, U2, Z-M, układ półsumatora, układ sumatora budowa i zasada działania, sumator szeregowy, sumator równoległy Algorytmy mnożenia liczb binarnych: algorytm mnożenia liczb w zapisie Z-M., schemat blokowy, zasada działania, algorytm Bootha mnożenie liczb w zapisie U2, schemat blokowy zasada działania, Algorytmy dzielenia liczb binarnych: Metoda restytucyjna, Metoda nierestytucyjna Budowa i zasada działania: jednostki arytmetyczno-logicznej procesora, sumatora akumulacyjnego Realizacja układów sumatora szeregowego i sumatora równoległy w środowisku Matlab-SIMULINK Realizacja układowa algorytmów mnożenia liczb całkowitych Realizacja układowa algorytmów dzielenia liczb całkowitych   | 2                |

| LABORATORIUM |   |                  |
|--------------|---|------------------|
| LP           | TEMATYKA ZAJĘĆ<br>OPIS SZCZEGÓŁOWY BLOKÓW TEMATYCZNYCH  | LICZBA<br>GODZIN |
| L3           | Arytmetyka komputerów II Reprezentacja zmiennoprzecinkowa liczb rzeczywistych: budowa liczby zmiennoprzecinkowej oraz wpływ poszczególnych elementów liczby na zakres i dokładność danej reprezentacji zmiennoprzecinkowej, zakres reprezentacji dokładność reprezentacji budowa binarnej liczby zmiennoprzecinkowej, własności podstawowych operacji arytmetycznych na liczbach zmiennoprzecinkowych (dodawanie, odejmowanie, mnożenie, dzielenie), Reprezentacja stałoprzecinkowa liczb rzeczywistych zakres reprezentacji oraz własności reprezentacji stałoprzecinkowej, Logarytmiczna reprezentacja liczb rzeczywistych: reprezentacja liczby, operacje arytmetyczne w systemach logarytmicznych. własności podstawowych operacji arytmetycznych na liczbach w logarytmicznej reprezentacji liczb rzeczywistych (dodawanie, odejmowanie, mnożenie, dzielenie), zamiana reprezentacji zmiennoprzecinkowej na reprezentacje logarytmiczną Realizacja układów arytmometru zmiennoprzecinkowego w środowisku Matlab-SIMULINK Realizacja układów sumatora opartego na logarytmicznej reprezentacji liczb rzeczywistych w środowisku Matlab-SIMULINK   | 3                |
| L4           | Budowa procesora Budowa procesora opartego na architekturze von Neumanna, podstawowe jego elementy i ich przeznaczenie, Formaty i typy rozkazów procesora, wpływ długości rozkazów procesora na wielkość zajmowanej pamięci przez program oraz na jego czas wykonania, Tryby adresowania: adresowanie natychmiastowe, adresowanie bezpośrednie, adresowanie rejestrowe, adresowanie indeksowe, adresowanie bazowe, adresowanie stosowe Cykl pracy procesora cykl pobrania, cykl adresowania pośredniego cykl wykonawczy, cykl przerwania, Budowa i zasady projektowania jednostki sterującej, procesora von Neumanna: Jednostka sterowana mikroprogramem, Jednostka sterowana układowo. Budowa i funkcjonowanie procesora: Procesory oparte na zmodyfikowanej architekturze von Neumanna procesor potokowy, procesor CISC, procesor RISC, procesor wektorowy Realizacja układu jednostki wykonawczej procesora w środowisku Matlab-SIMULINK Projektowanie listy rozkazów dla wybranego modelu procesora Realizacja układu jednostki sterującej sterowanej układowo procesora w środowisku Matlab-SIMULINK Realizacja układu jednostki sterującej sterowanej mikroprogramem w środowisku Matlab-SIMULINK | 4                |
| L5           | Budowa komputera System przerwania i jego rola w systemie komputerowym: typy przerwania: programowe, zewnętrzne, wewnętrzne), metody identyfikacji źródła przerwania, mechanizm obsługi przerwania, Tryby przesyłania danych w systemie komputerowym, przesyłanie danych zrealizowane programowo przesyłanie danych inicjowane przerwaniem, przesłanie danych zrealizowane przez bezpośredni dostęp do pamięci Budowa magistrali i jej przeznaczenie oraz metody arbitrażu magistrali, Realizacja układu magistrali dla wybranego modelu procesora w środowisku Matlab-SIMULINK Projektowanie i realizacja systemu przerwania dla wybranego modelu procesora  | 4                |

## 7 NARZĘDZIA DYDAKTYCZNE

N1 Ćwiczenia laboratoryjne

N2 Ćwiczenia projektowe

N3 Konsultacje

N4 Wykłady

## 8 OBCIĄŻENIE PRACĄ STUDENTA

| FORMA AKTYWNOŚCI   | ŚREDNIA LICZBA GODZIN<br>NA ZREALIZOWANIE<br>AKTYWNOŚCI |
|--|---|
| <b>Godziny kontaktowe z nauczycielem akademickim, w tym:</b>                                     |   |
| Godziny wynikające z planu studiów   | 0   |
| Konsultacje przedmiotowe   | 10  |
| Egzaminy i zaliczenia w sesji  | 15  |
| <b>Godziny bez udziału nauczyciela akademickiego wynikające z nakładu pracy studenta, w tym:</b> |   |
| Przygotowanie się do zajęć, w tym studiowanie zalecanej literatury                               | 20  |
| Opracowanie wyników  | 10  |
| Przygotowanie raportu, projektu, prezentacji, dyskusji   | 30  |
| <b>SUMARYCZNA LICZBA GODZIN DLA PRZEDMIOTU WYNIKAJĄCA Z<br/>CAŁEGO NAKŁADU PRACY STUDENTA</b>    | <b>85</b>   |
| SUMARYCZNA LICZBA PUNKTÓW ECTS DLA PRZEDMIOTU  | 4.00  |

## 9 SPOSOBY OCENY

### OCENA FORMUJĄCA

F1 Kolokwium

### OCENA PODSUMOWUJĄCA

P1 Projekt

P2 Egzamin pisemny

P3 Średnia ważona ocen formujących

### WARUNKI ZALICZENIA PRZEDMIOTU

W1 frekwencja na laboratorium ,

### OCENA AKTYWNOŚCI BEZ UDZIAŁU NAUCZYCIELA

B1 Projekt indywidualny

### KRYTERIA OCENY

EFEKT KSZTAŁCENIA 1

|                     |  |
|---------------------|--|
| NA OCENĘ 3.0        | Student zna podstawowe układy arytmetyczne   |
| NA OCENĘ 3.5        | Student zna podstawowe układy arytmetyczne, oraz algorytmy realizujące operacje dzielenia,   |
| NA OCENĘ 4.0        | Student zna podstawowe układy arytmetyczne, oraz algorytmy realizujące operacje dzielenia, mnożenia za pomocą bloków arytmetycznych  |
| NA OCENĘ 4.5        | Student zna podstawowe układy arytmetyczne, oraz algorytmy realizujące operacje dzielenia, mnożenia za pomocą bloków arytmetycznych ,potrafi zaimplementować powyższe układy w środowisku symulacyjnym   |
| NA OCENĘ 5.0        | Student zna podstawowe układy arytmetyczne, oraz algorytmy realizujące operacje dzielenia, mnożenia za pomocą bloków arytmetycznych oraz potrafi zaimplementować napisać program w języku assemblera odpowiadający algorytmom mnożenia i dzielenia   |
| EFEKT KSZTAŁCENIA 2 |  |
| NA OCENĘ 3.0        | Student zna zasadę i rozumie działanie procesora opartego na architekturze von Nemanna w zakresie  |
| NA OCENĘ 3.5        | Student zna zasadę i rozumie działanie procesora opartego na architekturze von Nemanna, ponadto: 1) potrafi szczegółowo omówić cykl procesora z uwzględnieniem wszystkich faz cyklu rozkazodawczego  |
| NA OCENĘ 4.0        | Student zna zasadę i rozumie działanie procesora opartego na architekturze von Nemanna ponadto:potrafi szczegółowo omówić 1) cykl procesora z uwzględnieniem wszystkich faz cyklu rozkazodawczego 2) cykl rozkazowy procesora potokowego   |
| NA OCENĘ 4.5        | Student zna zasadę i rozumie działanie procesora opartego na architekturze von Nemanna ponadto:potrafi szczegółowo omówić 1) cykl procesora z uwzględnieniem wszystkich faz cyklu rozkazodawczego 2) cykl rozkazowy procesora potokowego 3) cykl rozkazowy procesora superskalarnego   |
| NA OCENĘ 5.0        | Student zna zasadę i rozumie działanie procesora opartego na architekturze von Nemanna ponadto:potrafi szczegółowo omówić 1) cykl procesora z uwzględnieniem wszystkich faz cyklu rozkazodawczego 2) cykl rozkazowy procesora potokowego 3) cykl rozkazowy procesora superskalarnego 4) cykl rozkazowy procesora wektorowego |
| EFEKT KSZTAŁCENIA 3 |  |
| NA OCENĘ 3.0        | Student zna zasadę rozumie działanie systemu komputerowego na architekturze von Nemanna w przedziale 50%-60%   |
| NA OCENĘ 3.5        | Student zna zasadę rozumie działanie systemu komputerowego na architekturze von Nemanna . Ponadto potrafi: 1) omówić działanie wybranych podsystemów systemu komputerowego   |
| NA OCENĘ 4.0        | Student zna zasadę rozumie działanie systemu komputerowego na architekturze von Nemanna . Ponadto potrafi: 1) omówić działanie wybranych podsystemów systemu komputerowego 2) omówić działanie podsystemu I/O  |

|                     |  |
|---------------------|--|
| NA OCENĘ 4.5        | Student zna zasadę rozumie działanie systemu komputerowego na architekturze von Neumanna . Ponadto potrafi: 1) omówić działanie wybranych podsystemów systemu komputerowego 2) omówić działanie podsystemu I/O 3) omówić działanie podsystemu zarządzania pamięcią operacyjną i podręczną  |
| NA OCENĘ 5.0        | Student zna zasadę rozumie działanie systemu komputerowego na architekturze von Neumanna . Ponadto potrafi: 1) omówić działanie wybranych podsystemów systemu komputerowego 2) omówić działanie podsystemu I/O 3) omówić działanie podsystemu zarządzania pamięcią operacyjną i podręczną 4) omówić działanie wskazanych urządzeń I/O  |
| EFEKT KSZTAŁCENIA 4 |  |
| NA OCENĘ 3.0        | Student zna podstawowe architektury równoległe systemów komputerowych i rozumie ich funkcjonowanie oraz potrafi wskazać ograniczenia i dziedziny zastosowań poszczególnych modeli obliczeniowych w przedziale  |
| NA OCENĘ 3.5        | Student zna podstawowe architektury równoległe systemów komputerowych i rozumie ich funkcjonowanie oraz potrafi wskazać ograniczenia i dziedziny zastosowań poszczególnych modeli obliczeniowych. ponadto legitymuje się znajomością : 1) architektur równoległych opartych na wspólnej pamięci  |
| NA OCENĘ 4.0        | Student zna podstawowe architektury równoległe systemów komputerowych i rozumie ich funkcjonowanie oraz potrafi wskazać ograniczenia i dziedziny zastosowań poszczególnych modeli obliczeniowych. ponadto legitymuje się znajomością : 1) architektur równoległych (MIMD)opartych na wspólnej pamięci 2) architektur równoległych (MIMD)opartych na rozproszonej pamięci   |
| NA OCENĘ 4.5        | Student zna podstawowe architektury równoległe systemów komputerowych i rozumie ich funkcjonowanie oraz potrafi wskazać ograniczenia i dziedziny zastosowań poszczególnych modeli obliczeniowych. ponadto legitymuje się znajomością : 1) architektur równoległych (MIMD)opartych na wspólnej pamięci 2) architektur równoległych (MIMD) opartych na rozproszonej pamięci 3) architektur typu SMP, cc-NUMA                                   |
| NA OCENĘ 5.0        | Student zna podstawowe architektury równoległe systemów komputerowych i rozumie ich funkcjonowanie oraz potrafi wskazać ograniczenia i dziedziny zastosowań poszczególnych modeli obliczeniowych. ponadto legitymuje się znajomością : 1) architektur równoległych (MIMD)opartych na wspólnej pamięci 2) architektur równoległych (MIMD) opartych na rozproszonej pamięci 3) architektur typu SMP, cc-NUMA 4) architektur typu SAN, NAS, RAS |
| EFEKT KSZTAŁCENIA 5 |  |
| NA OCENĘ 3.0        | Student potrafi zrealizować i zaprojektować dowolny układ arytmetyczny opierając się na podstawowych elementach takich jak: (bramki, przerzutnik)  |
| NA OCENĘ 3.5        | Student potrafi zrealizować i zaprojektować dowolny układ arytmetyczny opierając się na podstawowych elementach takich jak: (bramki, przerzutnik, rejestry)  |
| NA OCENĘ 4.0        | Student potrafi zrealizować i zaprojektować dowolny układ arytmetyczny opierając się na podstawowych elementach takich jak: (bramki, przerzutnik, rejestry, liczniki)  |



|              |  |
|--------------|--|
| NA OCENĘ 4.5 | Student potrafi zrealizować i zaprojektować dowolny układ arytmetyczny opierając się na podstawowych elementach takich jak: (bramki, przerzutnik, rejestry, liczniki) oraz potrafi zaprojektować dowolny układ kombinacyjny                            |
| NA OCENĘ 5.0 | Student potrafi zrealizować i zaprojektować dowolny układ arytmetyczny opierając się na podstawowych elementach takich jak: (bramki, przerzutnik, rejestry, liczniki) oraz potrafi zaprojektować dowolny układ kombinacyjny i prosty układ sekwencyjny |

## 10 MACIERZ REALIZACJI PRZEDMIOTU

| EFEKT KSZTAŁCENIA | ODNIESIENIE DANEGO EFEKTU DO SZCZEGÓŁOWYCH EFEKTÓW ZDEFINIOWANYCH DLA PROGRAMU | CELE PRZEDMIOTU | TREŚCI PROGRAMOWE | NARZĘDZIA DYDAKTYCZNE | SPOSOBY OCENY |
|-------------------|--|-----------------|-------------------|-----------------------|---------------|
| EK1               | I1_W01,<br>I1_W02,<br>I1_W03,<br>I1_W04,<br>I1_W05,<br>I1_W10,<br>I1_U01       | Cel 1           | W1 W2 W3 L1<br>L2 | N1 N2 N3 N4           | F1 P1 P2 P3   |
| EK2               | I1_W01,<br>I1_W02,<br>I1_W03,<br>I1_W04,<br>I1_W05,<br>I1_U01                  | Cel 2           | W3 W4 W5 L3<br>L4 | N1 N2 N3 N4           | F1 P1 P2 P3   |
| EK3               | I1_W01,<br>I1_W02,<br>I1_W03,<br>I1_W05  | Cel 2 Cel 3     | W4 W5 L3 L4       | N1 N2 N3 N4           | F1 P1 P2 P3   |
| EK4               | I1_W01,<br>I1_W02,<br>I1_W03,<br>I1_W04,<br>I1_W05,<br>I1_U01                  | Cel 3 Cel 4     | W7                | N1 N2 N3 N4           | F1 P1 P2 P3   |

| EFEKT KSZTAŁCENIA | ODNIESIENIE DANEGO EFEKTU DO SZCZEGÓŁOWYCH EFEKTÓW ZDEFINIOWANYCH DLA PROGRAMU | CELE PRZEDMIOTU | TREŚCI PROGRAMOWE    | NARZĘDZIA DYDAKTYCZNE | SPOSOBY OCENY |
|-------------------|--|-----------------|----------------------|-----------------------|---------------|
| EK5               | I1_W01,<br>I1_W02,<br>I1_W03,<br>I1_W04,<br>I1_W05,<br>I1_U01                  | Cel 1           | W1 W2 W3 L1<br>L2 L3 | N1 N2 N3 N4           | F1 P1 P2 P3   |

## 11 WYKAZ LITERATURY

### LITERATURA PODSTAWOWA

- [1 ] **Stallings** — *Organizacja i architektura systemu komputerowego*, Warszawa, 2004, Wydawnictwa Naukowo-Techniczne
- [2 ] **Chalk B.S** — *1. Organizacja i architektura komputerów*, Warszawa, 2000, Wydawnictwa Naukowo-Techniczne
- [3 ] **Biernat J** — *1. Architektura komputerów*, Warszawa, 2002, Wydawnictwa Naukowo-Techniczne
- [4 ] **Biernat J:** — *Arytmetyka Komputerów*, Warszawa, 2002, Wydawnictwa Naukowo-Techniczne

## 12 INFORMACJE O NAUCZYCIELACH AKADEMICKICH

### OSOBA ODPOWIEDZIALNA ZA KARTĘ

dr inż. Mariusz Świącicki (kontakt: mswiecic@pk.edu.pl)

### OSOBY PROWADZĄCE PRZEDMIOT

- 1 Dr Mariusz Świącicki (kontakt: mswiecic@pk.edu.pl)
- 2 Mgr Anna Plichta (kontakt: aplichta@pk.edu.pl)
- 3 Dr Adam Mrozek (kontakt: amrozek@pk.edu.pl)

## 13 ZATWIERDZENIE KARTY PRZEDMIOTU DO REALIZACJI

(miejsowość, data)

(odpowiedzialny za przedmiot)

(dziekan)

PRZYJMUJĘ DO REALIZACJI (data i podpisy osób prowadzących przedmiot)

.....  
 .....  
 .....